

I. УНИВЕРСАЛЬНЫЙ АСИНХРОННЫЙ МАГИСТРАЛЬНЫЙ ПРИЕМО-ПЕРЕДАТЧИК КР 581 ВА1 А, Б

I.1. Универсальный асинхронный приемо-передатчик осуществляет прием/передачу двоичных символов в последовательном коде с выходных устройств или непосредственно от ЭВМ с одновременным добавлением контрольных бит и бит индикации ошибки.

Задаются: число стоповых битов, режим проверки на четность или нечетность, а также скорость приема/передачи.

Передаваемые двоичные символы содержат: стартовый бит, от 5 до 8 битов данных, бит контроля четности (нечетности) и один-два стоповых бита.

В приборе используются насыщенные р-канальные транзисторы типа MTNS. Все входы и выходы непосредственно совместимы с ТТЛ/ДТЛ, а также MTOS /MTNS - логикой. Все выходы имеют 3 состояния.

Корпус микросхемы с расположением контактов приведен на рис. I. Обозначение и функциональное назначение выводов дано в табл. I.

I.2. Работа передатчика

Блок схема передатчика приведена на рис. 2.

При подаче тактовых импульсов (с частотой, в 16 раз превышающей требуемую скорость передачи бит/с) и снятии сигнала сброса выходы RDY (22), TEC (24) и TSO (25) устанавливаются в лог. I. Передатчик готов к приему контрольных битов и битов данных. Подача контрольных битов обычно предшествует подаче битов данных. Однако для сокращения длительных импульсов сигналы TDS и SC, разрешающие ввод данных и контрольных битов могут быть поданы одновременно. Если при подаче импульсов TDS сигнал на выходе RDY меняется с 'I' на '0' это указывает на то, что буферный регистр передатчика заполнен разрядами предыдущего символа и не может принять новых данных.

| | | | | |
|--------------|--------------|--------------|--------------|--------------|
| Изм. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата |
| БС-208 | 30.11.84 | | | |

| | | | | |
|------|------|----------|-------|------|
| Изм. | Лист | № докум. | Подп. | Дата |
| | | | | |

3.087.284T0

www.sotvorimvmeste.ru

Стр.

39

Копирован

Формат А4

КР581ВА1 А.Б Универсальный асинхронный магистральный приемо-передатчик

| | | | | |
|----|-----|------|-----|----|
| 26 | TD0 | UART | RD0 | 12 |
| 27 | TD1 | 6010 | RD1 | 11 |
| 28 | TD2 | TSL | RD2 | 10 |
| 29 | TD3 | | RD3 | 9 |
| 30 | TD4 | | RD4 | 8 |
| 31 | TD5 | | RD5 | 7 |
| 32 | TD6 | | RD6 | 6 |
| 33 | TD7 | | RD7 | 5 |
| 40 | >CT | | DDA | 19 |
| 23 | TDS | | RDR | 15 |
| 20 | RSI | | RFE | 14 |
| 17 | >CR | | RDE | 13 |
| 18 | RDA | | | |
| 16 | SWE | | | |
| 4 | RDE | | TSO | 25 |
| | | | TEP | 24 |
| 39 | DEP | | RDY | 22 |
| 35 | MPB | | | |
| 36 | NSB | | | |
| 38 | HB1 | | | |
| 37 | HB2 | | | |
| 34 | SC | | | |
| 21 | R | | | |

Корпус 2123.40-1

58 - 1
128 - 2
08 - 3

Рис. 1

| Инв.№ подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата |
|-------------|---------------|--------------|--------------|--------------|
| БС-208 | М. М. Х. Яков | | | |

Блок-схема передатчика

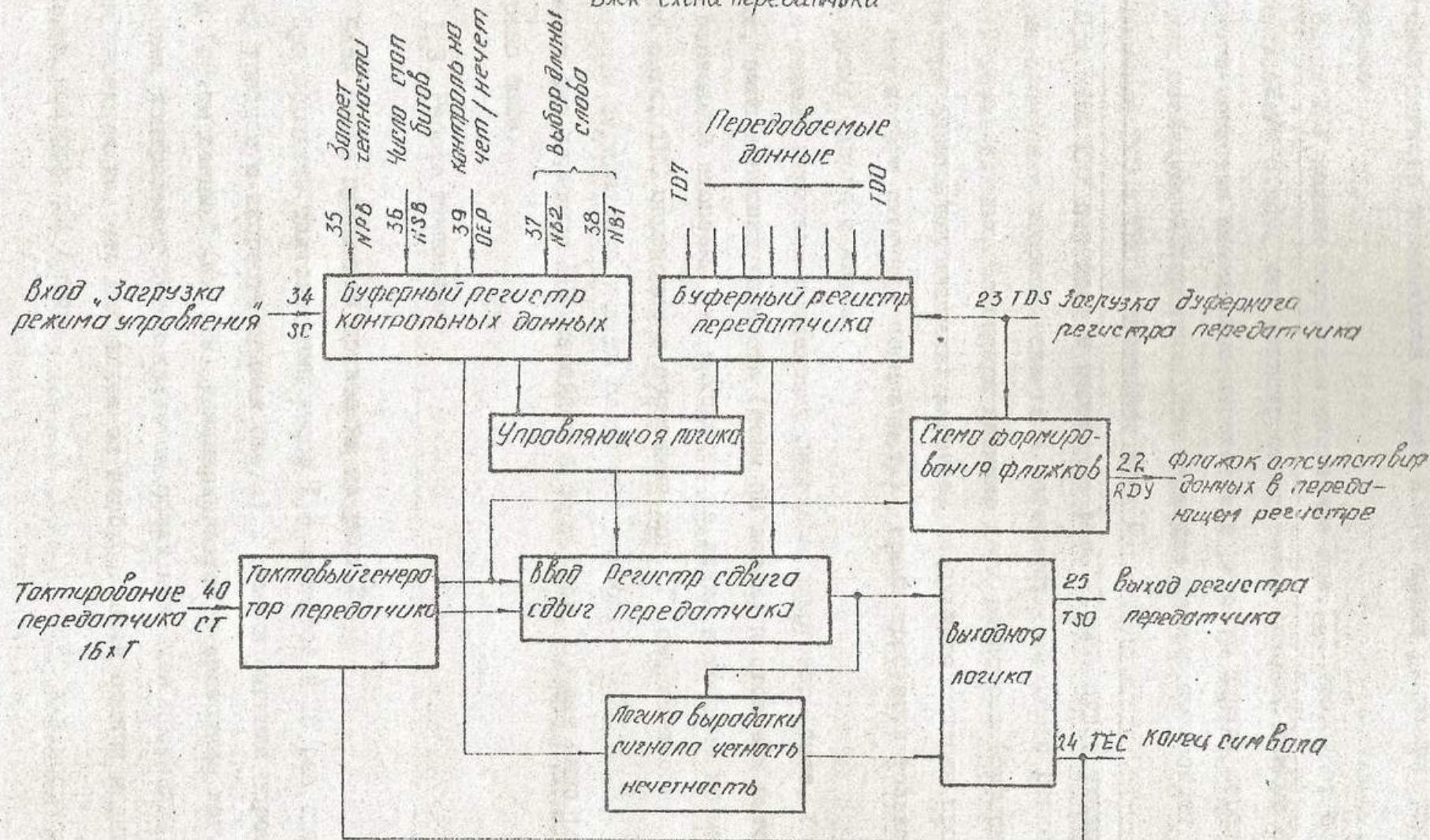


Рис. 2

Сдвиговой регистр передатчика выдает в это время ранее поступившую информацию.

Выход RDU должен перейти в состояние лог."1". Это будет свидетельствовать о том, что регистр передатчика очищен. Данные из буферного регистра немедленно переходят в регистр сдвига передатчика для последующей передачи. При переходе данных произойдет переключение TSO и TЕС в состояние лог."0".

При этом RDU перейдет в состояние лог."1", что будет указывать на окончание операции сдвига и готовность буферного регистра принять новые данные. Благодаря наличию двух регистров (буферного и регистра сдвига передатчика) загрузка следующего символа происходит без потери скорости передачи, т.к. время требуется только на загрузку одного символа.

В режиме передачи происходит передача стартового бита, битов данных, бита контроля четности (если он задан) и стоповых битов. Если последний стоповый бит находится на линии в течение времени одного бита, TЕС переходит в состояние лог."1", свидетельствуя о готовности передатчика выдать следующий символ.

В момент его передачи RDU перейдет в сост. лог."0", как было рассмотрено выше.

1.3. Работа приемника

Блок схема приемника приведена на рис. 3.

При передаче тактовых импульсов (с частотой в 16 раз превышающей требуемую скорость приема бит/с) и снятии сигнала сброса выход "прием данных" ODA (I9) устанавливается в состояние лог."0". Установка контрольных битов является общей как для приемника, так и для передатчика, что избавляет от необходимости подачи индивидуальных контрольных битов.

3.087.284T0

www.sotvorimvmeste.ru

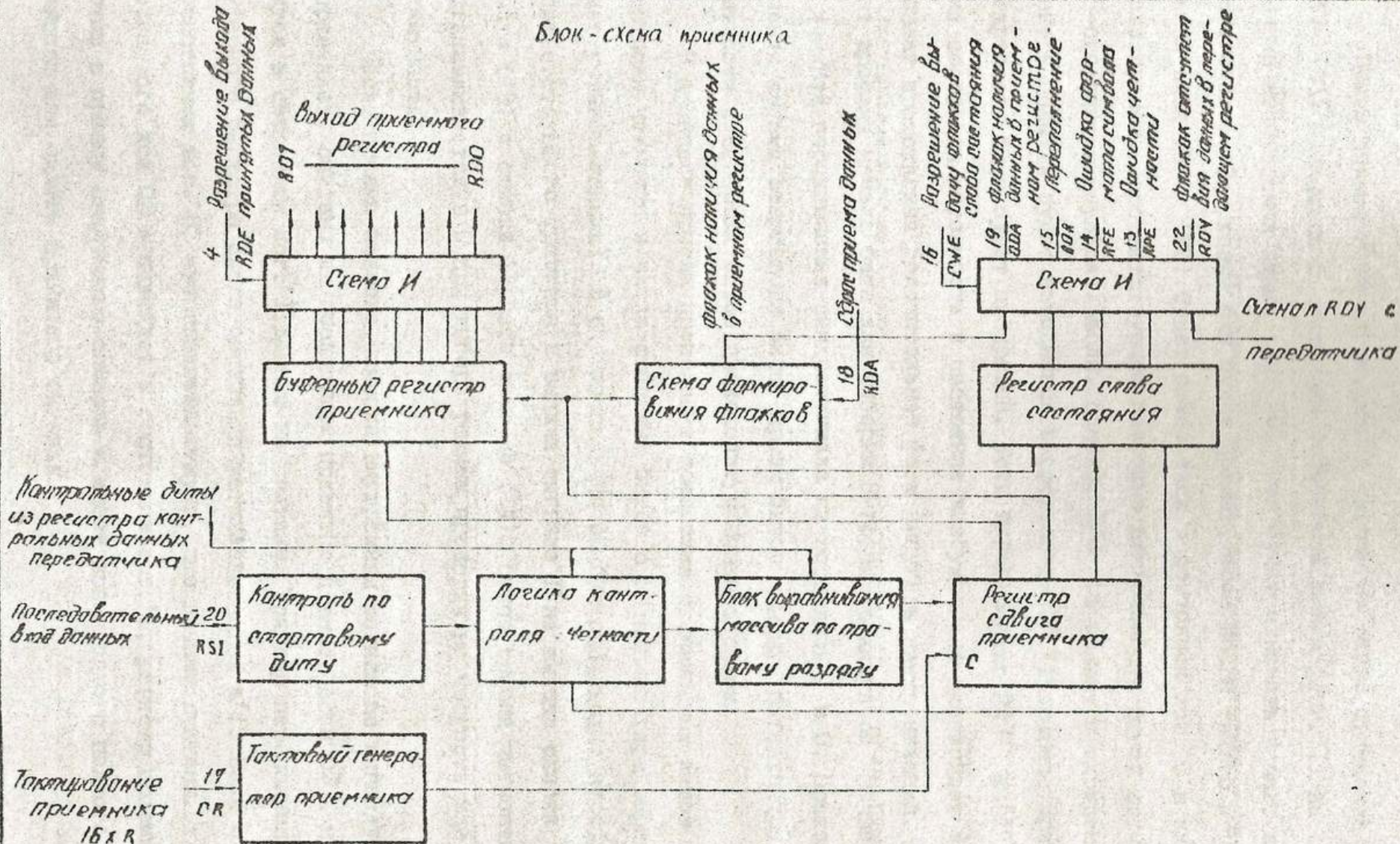
| | | | | |
|------|------|----------|-------|------|
| Изм. | Лист | № докум. | Подп. | Дата |
| | | | | |

Копировал

| Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата |
|--------------|------------------------|--------------|--------------|--------------|
| БС-208 | 84.10.84. <i>Гусев</i> | | | |

[illegible]

Блок - схема приемника



Per. 3.

Прием данных начинается, когда сигнал на входе приемника RS1 (20) изменится с состояния готовности линии (лог."1") на состояние возбуждения линии (лог."0"), что будет означать начало стартового бита. Стартовый бит будет принят, если после такого переключения вход RS1 (20) будет оставаться в состоянии лог."0" в интервале времени, соответствующем половине длительности одной посылки 8-го синхросигнала). Если, однако, RS1 в момент прохождения центра посылки будет находиться в состоянии лог."1" процесс приема стартового бита будет прекращен. Если переключение RS1 из "1" в "0" (из состояния готовности в состояние возбуждения) произойдет в момент прохождения положительной фазы импульса синхронизации, отсчет времени начала бита для выборки 8-го синхросигнала начнется с момента переключения синхросигнала из состояния 1 в 0. После окончания приема стартового бита, прием битов данных, бита контроля четности и стоповых битов происходит обычным образом.

В процессе приема происходит сравнение принимаемых битов контроля четности и числа стоповых битов с заданными (предварительно установленными). В случае наличия ошибки происходит перебор соответствующего триггера и выдача сигнала "1" на выходе ошибки четности (I3) и ошибки формата символа (I4). Выход ошибки четности устанавливается в 0 при выборе режима проверки на четность или нечетность.

После приема полного символа внутренняя логика по сигналу ODA определяет, считаны ли предыдущие принятые данные. Если ODA находится в состоянии лог."1", данные не считаны. Триггер переполнения буферного регистра слова состояния устанавливается в "1". Если ODA в состоянии лог."0", это свидетельствует, что данные считаны. После того как ODA перейдет в состояние лог."1", регистр приемника готов к приему следующего символа и имеет время одного полного символа для сдвига принятого сигнала.

| | | | | | |
|-----------------------|-------------|-----------|------|----------|-------|
| Стр. | | | | | |
| 44 | 3.087.284T0 | | | | |
| www.sotvorimymeste.ru | | Изм. | Лист | № докум. | Подп. |
| | | Копирован | | Дата | |

Таблица 1

| Номер вывода корпуса | Условное обозначение вывода | Функциональное назначение |
|----------------------|-----------------------------|--|
| 1 | 2 | 3 |
| 1 | RDE | Источник питания $+5 В \pm 5 \%$ |
| 2 | | Источник питания $-12 В \pm 5 \%$ |
| 3 | | Земля |
| 4 | | Разрешение выхода принятых данных ("Буферный регистр приемника (БРП) отключен.") |
| 5 | | Входное напряжение лог. "1" переводит выходы данных приемника RD7+RD0 в состояние высокого импеданса |
| 6 | | Выходы регистра приемника |
| 7 | | ("Выход данных приемника"). |
| 8 | | Содержимое БРП появляется одновременно на выходах RD7 - RD0 при подаче на вход "RDE" напряжения лог. "0" |
| 9 | | |
| 10 | | |
| 11 | | |
| 12 | | |
| 13 | | "Ошибка четности" |
| 14 | | Выходное напряжение лог. "1" означает что полученная четность не сравнивается с запрограммированной (вывод 39) |
| | RFE | Ошибка формата символа |
| | | ("Ошибка обмена данными") |
| | | Выходное напряжение лог. "1" означает, что полученное слово не имеет истинного стопового бита, т.е. бит, следующий за битом четности, не имеет уровня лог. "1" |

3.087.284T0

Стр.

45

www.sotvorimymeste.ru

Копировал

Формат А4

Продолжение табл. I

| Номер вывода корпуса | Условное обозначение вывода | Функциональное назначение |
|----------------------|-----------------------------|---|
| I5 | ROR | "Переполнение" Выходное напряжение лог. "I" означает, что флаг "Прием данных" (вывод I9) не был обнулен перед тем, как следующее слово данных было перенесено в БРП |
| I6 | SWE | Разрешение выдачи флажков слова состояния (Вход "Флаг состояния отключено"). Входное напряжение лог. "I" переводит выходы RPE, RFE, ROE, ODA, RDU в состояние высокого импеданса. ¹³ ¹⁴ ¹⁵ ¹⁹ 22 |
| I7 | CR | "Тактирование приемника" Частота тактирования в I6 раз больше частоты сдвига данных регистра приемника (РП) |
| I8 | RDA | "Сброс флага приема" Входное напряжение лог. "0" обнуляет вывод I9 "Прием данных" |
| I9 | ODA | Флажок наличия данных в приемном регистре (Вывод "Прием данных"). Выходное напряжение лог. "I" означает, что полное слово получено РП и перенесено в буферный регистр приемника (БРП) |
| 20 | RSI | Вход с последовательного канала (вход приемника). Последовательные входные данные вводятся в РП в область, определяемую длиной слова, четностью и числом останочных битов. Когда данные не поступают, на входе RI должно быть установлено напряжение лог. "I". |

| | | | | | | |
|------|--|------|------|----------|-------|------|
| Стр. | 3.087.284T0 | | | | | |
| 46 | www.sotvorimvmeste.ru | Изм. | Лист | № докум. | Подп. | Дата |

Копировал

Продолжение табл. I

| Номер вывода корпуса | Условное обозначение вывода | Функциональное назначение |
|----------------------|-----------------------------|--|
| 21 | R | Входное напряжение лог. "1" устанавливает на выходах RPE, RFE, ROR, ODA уровень лог. "0", на выходах RDU, TES и TSO - уровень лог. "1". |
| 22 | RDU | Флажок отсутствия данных в БРПД (Буферный регистр передатчика очищен) Выходное напряжение лог. "1" означает, что БРПД передал свое содержимое в регистр передатчика (РПД) и может заполняться новым словом |
| 23 | TDS | "Загрузка буферного регистра передатчика" Входное напряжение лог. "0" вводит слово данных в БРПД. Переход входного напряжения из состояния лог. "0" в состояние лог. "1" переносит слово данных в регистр передатчика (РПД). Если РПД находится в процессе передачи предыдущего слова, то перенос откладывается до очищения РПД |
| 24 | TES | Конец символа (выход "РПД очищен") Выходное напряжение лог. "1" означает, что РПД завершил передачу полного слова, включая стоповые биты. Уровень лог. "1" остается до начала передачи следующего слова |
| 25 | TSO | "Выход РПД" Последовательная передача содержимого РПД (стартовый бит, биты данных, бит четности и стоп-биты). При отсутствии данных выход TSO находится в состоянии лог. "1", которая переходит в лог. "0" при начале передачи |

| | | | | |
|--------------|--------------|-------------|--------------|--------------|
| Изм. № подл. | Подп. и дата | Изм. инв. № | Изм. № дубл. | Подп. и дата |
| 50-208 | 24.11.24 | | | |

| | | | | |
|------|------|----------|-------|------|
| Изм. | Лист | № докум. | Подп. | Дата |
| | | | | |

3.087.284T0

www.sotvorimvmeste.ru

Стр.

47

Копировал

Формат Д4

Продолжение табл. I

| Номер вывода корпуса | Условное обозначение вывода | Функциональное назначение |
|----------------------|-----------------------------|--|
| 26 | TDC | Входы буферного регистра передатчика. |
| 27 | TD1 | Передаваемое слово данных загружается |
| 28 | TD2 | в БРЦД по стробирующему уровню лог. "0" |
| 29 | TD3 | на входе TDS . Входной уровень лог. "1" |
| 30 | TD4 | на входах TD7...TD0 вызывает появление |
| 31 | TD5 | уровня лог. "1" на выходе передатчика |
| 32 | TD6 | T50 |
| 33 | TD7 | |
| 34 | SC | Вход "Загрузка регистра управления". Уровень лог. "1" на входе загружает регистр управления запрограммирован- ными битами "выбор длины слова 1-2", "установка четности", "запрет четности", "выбор числа стоповых бит". Вход SC может быть стробирован или подключен постоянно к высокому уровню входного напряжения ("лог. 1"). |
| 35 | NPB | Вход "Запрет четности" Уровень лог. "1" на входе запрещает генерацию бита четности и схему прове- рки четности, а также устанавливает на выходе "ошибка четности" уровень лог. "0". При этом стоповые биты сле- дуют непосредственно за последним битом данных |
| 36 | NSB | Число стоповых бит (Вход "Выбор стоповых битов") Уровень лог. "1" определяет генерацию двух стоповых битов, уровень лог. "0"- одного стопового бита |
| 37 | NB2 | Входы "Выбор длины слова" |

| | | | | | |
|------|-----------------------|------|------|----------|------------|
| Стр. | 3.087.284T0 | | | | |
| 48 | www.sotvorimymeste.ru | Изм. | Лист | № докум. | Подп. Дата |

Копировал

Продолжение табл. I

| Номер вывода корпуса | Условное обозначение вывода | Функциональное назначение | | | | | | | | | | | | | | | |
|----------------------|-----------------------------|--|-----|-----|-------------|----------|----------|-------|----------|----------|-------|----------|----------|-------|----------|----------|-------|
| 38 | NBI | <p>Входная информация определяет формат слова передаваемых данных, исключая бит четности, следующим образом:</p> <table> <tr> <th>NB2</th><th>NBI</th><th>Длина слова</th></tr> <tr> <td>лог. "0"</td><td>лог. "0"</td><td>5 бит</td></tr> <tr> <td>лог. "0"</td><td>лог. "1"</td><td>6 бит</td></tr> <tr> <td>лог. "1"</td><td>лог. "0"</td><td>7 бит</td></tr> <tr> <td>лог. "1"</td><td>лог. "1"</td><td>8 бит</td></tr> </table> | NB2 | NBI | Длина слова | лог. "0" | лог. "0" | 5 бит | лог. "0" | лог. "1" | 6 бит | лог. "1" | лог. "0" | 7 бит | лог. "1" | лог. "1" | 8 бит |
| NB2 | NBI | Длина слова | | | | | | | | | | | | | | | |
| лог. "0" | лог. "0" | 5 бит | | | | | | | | | | | | | | | |
| лог. "0" | лог. "1" | 6 бит | | | | | | | | | | | | | | | |
| лог. "1" | лог. "0" | 7 бит | | | | | | | | | | | | | | | |
| лог. "1" | лог. "1" | 8 бит | | | | | | | | | | | | | | | |
| 39 | OEP | <p>Установка проверки на четность/нечетность (Вход "установка четности").</p> <p>Информация на входе задает четность или нечетность числа бит данных передатчика, которая должна быть проверена схемой проверки четности приемника.</p> <p>Уровень лог. "1" на входе выбирает четное число для передачи и сравнения, уровень лог. "0" – нечетное число</p> | | | | | | | | | | | | | | | |
| 40 | CT | <p>Тактирование передатчика. Частота тактирования в 16 раз больше частоты сдвига данных в регистре передатчика (РПД).</p> | | | | | | | | | | | | | | | |

| Инд. № подл. | Подп. и дата | Взам. инв. № | Инд. № дубл. | Подп. и дата |
|--------------|---------------|--------------|--------------|--------------|
| БС-208 | 84 м. 24. Aug | | | |

| | | | | | | |
|------|------|----------|-------|------|-------------|------|
| Изм. | Лист | № докум. | Подп. | Дата | 3.087.284T0 | Стр. |
| | | | | | | 49 |

Копирован

Формат А4